

**Beskrivelse av
strømregulatorsystem i FPGA.
Versjon 1.0.**

Kjell Ljøkelsøy

Februar 2004

**SINTEF Energiforskning AS**

Postadresse: 7465 Trondheim
Resepsjon: Sem Sælands vei 11
Telefon: 73 59 72 00
Telefaks: 73 59 72 50

www.energy.sintef.no

Foretaksregisteret:
NO 939 350 675 MVA

TEKNISK RAPPORT

SAK/OPPGAVE (tittel)

Beskrivelse av strømregulatorsystem i FPGA. Versjon 1.0.

SAKSBEARBEIDER(E)

Kjell Ljøkelsøy

OPPDRAGSGIVER(E)

Norges forskningsråd

TR NR.	DATO	OPPDRAGSGIVER(E)S REF.	PROSJEKTNR.
TR F5899	2004-02-10	Hans Otto Haaland	12x127.03
ELEKTRONISK ARKIVKODE		PROSJEKTANSVARLIG (NAVN, SIGN.)	GRADERING
031126173937		Magnar Hernes	Fortrolig
ISBN NR.	RAPPORTTYPE	FORSKNINGSSJEF (NAVN, SIGN.)	OPPLAG SIDER
82-594-2580-7		Petter Støa	5 32
AVDELING	BESØKSADRESSE	LOKAL TELEFAKS	
Energisystemer	Sem Sælands vei 11	73 59 72 50	

RESULTAT (sammendrag)

Denne rapporten beskriver hvordan de mest tidskritiske delene av styresystemet til en aktiv likeretter med aktiv demping av filterresonanser er realisert i en portmatrise, en FPGA. Rapporten har to hoveddeler. Først beskrives endel byggeklosser og funksjonsmetoder. Så beskrives oppbygningen av hovedkretsen. Systemet er utviklet som en del av det strategiske instituttprogrammet (SIP) "Power electronics and energy storage technologies for cost and energy efficient power systems", finansiert av Norges Forskningsråd.

Systemet som beskrives her inngår som en del av et digitalt styresystem for en omformer som kan brukes som en aktiv likeretter med aktiv demping av filterresonanser, eller som et aktivt filter. Omformereren kan arbeide med pulsbreddemodulasjon, eller med toleransebåndstyring.

Systemet er laget for å arbeide sammen med en mikroprosessor. Den har tilgang til signaler rundt omkring i systemet via en intern databuss, slik at den kan skrive styresignaler og parametre, og lese målesignaler.

Signalbehandlingssystemet er delt opp i blokker, som inneholder enkeltfunksjoner. Blokker med Lavpassfiltre, P- og PI-regulatorer, Park-transformasjoner, og pulsbreddemodulator er satt sammen til en trefase strømregulator for en aktiv likeretter, med aktiv demping av filteroscillasjoner.

Rapporten inneholder detaljbeskrivelser av hvordan enkelte signalbehandlingsoperasjoner utføres i de digitale logiske kretsene, samt gjennomgang av problemstillinger rundt overflyt og avrundingsfeil i signalbehandlingen.

STIKKORD

EGENVALGTE	FPGA	Digital styring
	Aktiv likeretter	strømregulator

INNHOLDSFORTEGNELSE

		Side
1	SAMMENDRAG	3
2	LABORATORIEPROTOTYP	5
3	PROGRAMMERING AV PORTMATRISE	6
4	STRUKTUR I PORTMATRISESYSTEMET	8
4.1	LAGDELING	8
4.2	STYRING AV AD-OMFORMER	9
4.3	STYRING AV DA-OMFORMER	9
5	INTERN DATABUSS	10
5.1	GRENSESNIITT MOT PROSESSOREN	10
5.2	REGISTERBLOKKER	12
5.3	LOKAL BUSSTYREMEKANISME	12
5.4	LOGGEMEKANISME	13
6	BYGGEKLOSSER FOR SIGNALBEHANDLING	14
6.1	SIGNALER	14
6.2	SKALERING	15
6.3	SKYVEALGORITME	16
6.4	MULTIPLIKATOR	17
7	SIGNALBEHANDLINGSFUNKSJONER	18
7.1	LAVPASSFILTERING	18
7.2	PI-REGULATOR	20
7.3	TREFASE REGULATOR	21
7.4	MODULATOR	22
7.5	VINKELGENERATOR	23
7.6	DQ –TRANSFORMASJONER	23
8	STRØMREGULATORSYSTEMET	25
8.1	TILKOBLING MOT DRIVERSYSTEMET	25
8.2	MIDTPUNKTKOMPENSERING	26
8.3	STRØMMÅLING OG REFERANSER	26
8.4	STRØMREFERANSER	27
8.5	SPENNINGSMÅLING	28
8.6	TRANSFORMASJONER OG FILTRERING	28
8.7	SPENNINGSAVVIK	29
VEDLEGG 1	REGISTERLISTE	30

Henvisninger:

- [1] Kjell Ljøkelsøy, Olve Mo, "Fast current controllers using FPGA's", in Proc. European Conference on Power Electronics and Applications (EPE 2003), Toulouse, France September 2003

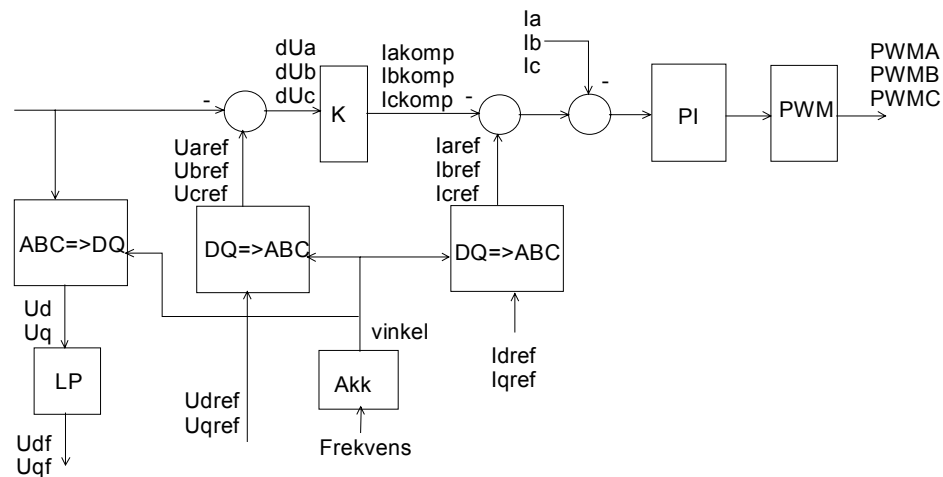
- [2] Olve Mo, Magnar Hernes, Kjell Ljøkelsøy, "Active damping of oscillations in LC-filter for line connected, PWM voltage source converters", in Proc. European Conference on Power Electronics and Applications (EPE 2003), Toulouse, France September 2003

1 SAMMENDRAG

Styresystemet til en aktiv likeretter inneholder en strømregulator. Den kan lages i analog teknikk, med PI-regulatorer bygd opp med operasjonsforsterkere og pulsbreddemodulatorer og trekantsignalgenerator bygd opp med komparator. En slik løsning fungerer nokså bra. Signalbehandlingen pågår kontinuerlig, noe som gjør det mulig å bruke nokså høy forsterkning og lav tidskonstant i regulatoren.

Vanlige prosessorbaserte digitale strømregulatorer oppdaterer signalene kun hver hele eller halve pulsbreddeperiode. Transportforsinkelsen denne diskretiseringen medfører legger en solid begrensning på forsterkningen i en digital regulator.

En måte å omgå dette på er å kjøre med såpass høy tastefrekvens at signalbehandlingen kan betraktes som bortimot kontinuerlig. Dette krever stor regnekraft. Dette oppnår en ved å bruke parallell signalbehandling i ei portmatrise, en FPGA sammen med en mikrokontroller.



Figur 1 Oversikt over funksjonene som er lagt i FPGA-kretsen.

I portmatrisa settes det opp ei signalbehandlingssløpe som fungerer på samme måte som den analoge regulatoren. Dette er beskrevet i artikkelen ”Fast current regulators using FPGA’s, [1].

Kretsen er noe utvidet i forhold til den som er beskrevet i artikkelen. Kun to strømmålere blir brukt. Strømmen i den tredje fasen regnes ut fra de to andre strømmålingene.

Tre PI-regulatorer i en krets med flytende nullpunkt gir drift i middelveiden. For å holde regulatorutgangene rundt 50% utstyring, er det lagt inn en midtpunkt kompenseringsskrets, som summerer utgangssignalene, og gir alle tre regulatorene et felles tilbakekoblingssignal.

Regulatorene arbeider med fasestrømmer. De synkroniseres mot nettspenninga. Strømreferansene kommer fra et overordnet system, som ikke arbeider med like høy oppdateringsfrekvens som strømregulatorene. Lang tid mellom oppdatering av strømreferanser som burde være sinusformede, gir sprang i kurveformen, noe som vil påvirke oppførselen til regulatorene.