

# **Beskrivelse av styresystem for aktiv likeretter. Versjon 1.0.**

**Kjell Ljøkelsøy**

**Februar 2004**

**SINTEF Energiforskning AS**

Postadresse: 7465 Trondheim  
Resepsjon: Sem Sælands vei 11  
Telefon: 73 59 72 00  
Telefaks: 73 59 72 50

www.energy.sintef.no

Foretaksregisteret:  
NO 939 350 675 MVA

# TEKNISK RAPPORT

SAK/OPPGAVE (tittel)

**Beskrivelse av styresystem for aktiv likeretter. Versjon 1.0.**

SAKSBEARBEIDER(E)

Kjell Ljøkelsøy

OPPDRAGSGIVER(E)

Norges Forskningsråd

|                                      |                                     |  |  |
|--------------------------------------|-------------------------------------|--|--|
| TR NR.<br>TR F5940                   | DATO<br>2004-02-10                  | OPPDRAGSGIVER(E)S REF.<br>Hans Otto Haaland      | PROSJEKTNR.<br>12x127.03               |
| ELEKTRONISK ARKIVKODE<br>03112794819 |                                     | PROSJEKTANSVARLIG (NAVN, SIGN.)<br>Magnar Hernes | GRADERING<br>Fortrolig                 |
| ISBN NR.<br>82-594-2626-9            | RAPPORTTYPE                         | FORSKNINGSSJEF (NAVN, SIGN.)<br>Petter Støa      | OPPLAG      SIDER<br>5              35 |
| AVDELING<br>Energisystemer           | BESØKSADRESSE<br>Sem Sælands vei 11 | LOKAL TELEFAKS<br>73597250                       |  |

RESULTAT (sammendrag)

**Denne rapporten beskriver styresystemet for en aktiv likeretter. Oppbygningen av styresystemet, samt virkemåten til elementene beskrives. Vern, regulatorer og diagnosesystem beskrives. Systemet er utviklet som en del av det strategiske instituttprogrammet (SIP) "Power electronics and energy storage technologies for cost and energy efficient power systems" finansiert av Norges Forskningsråd.**

Styresystemet er heldigitalt, og består av to hoveddeler. Tidskritiske deler er lagt som kretser i en programmerbar logisk krets, en FPGA. Resten kjøres som programvare i en mikrokontroller.

Systemet har digitale, FPGA-baserte strømregulatorer og en dempesats for filteroscillasjoner. Referansevinkel for systemet genereres av en faselåst sløyfe. Den er utstyrt med frekvensavvikskompensering og en veiemekanisme, som hjelper den til å gå i lås.

Aktiv strøm kan styres av en DC-spenningsregulator, eller av en nettfrekvensregulator. Reaktiv strøm kan settes til en fast verdi eller styres av en nettspenningsregulator.

Systemet er utstyrt med diverse vernefunksjoner, som DC-link overspenningsvakt, frekvensvakt, over og underspenningsvakter for nett og DC-link, samt overvåkning av diverse interne funksjoner.

Egenskapene til systemet bestemmes med et sett med parametre, som er lagret i en Eeprom.

Systemet er fleksibelt, og kan konfigureres for bruk i forskjellige anvendelser, som aktiv likeretter, reaktiv eller aktiv kompensator ( STATCOM) og aktivt filter.

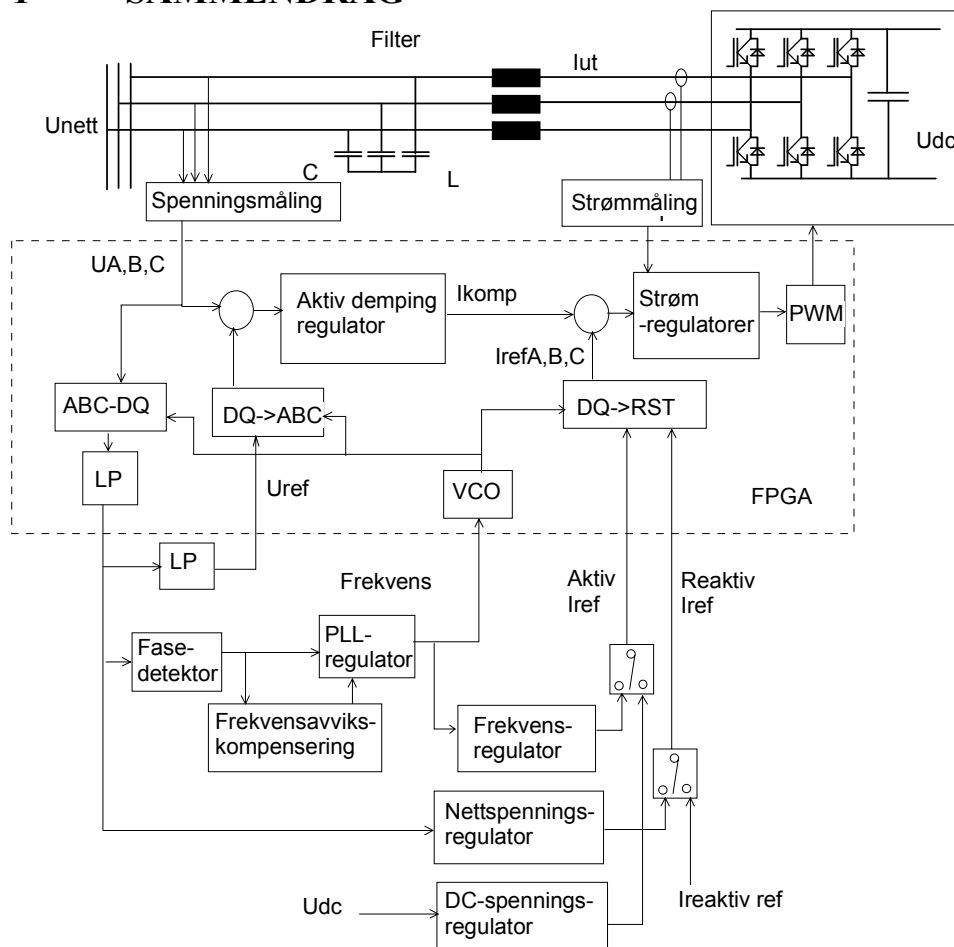
## STIKKORD

|            |                  |             |
|------------|------------------|-------------|
| EGENVALGTE | Aktiv likeretter | Programvare |
|            | Digital styring  | FPGA        |

## INNHOLDSFORTEGNELSE

|  | Side |
|--|------|
| 1 SAMMENDRAG .....                           | 3    |
| 1.1 HOVDELEMENTENE .....                     | 3    |
| 1.2 ELEKTRONIKKEN .....                      | 4    |
| 2 OPPBYGNING AV PROGRAMSYSTEMET .....        | 5    |
| 2.1 START, DRIFT, AVBRUDD OG STOPP .....     | 5    |
| 2.2 PARAMETRE, SIGNALER OG SKALERING .....   | 5    |
| 2.3 DRIFTSTILSTANDER OG DIAGNOSESYSTEM ..... | 7    |
| 2.4 STYRESIGNALER OG FØRIGLINGER .....       | 8    |
| 2.5 VERNEFUNKSJONER .....                    | 9    |
| 3 FILTRE OG REGULATORER .....                | 11   |
| 3.1 LAVPASSFILTER .....                      | 11   |
| 3.2 PI-REGULATORER .....                     | 12   |
| 4 FASELÅST SLØYFE .....                      | 13   |
| 4.1 FASEDETEKTERING .....                    | 13   |
| 4.2 REGULATOR OG VCO .....                   | 13   |
| 4.3 FREKVENSAVVIK .....                      | 14   |
| 4.4 VEIING AV REGULATORPÅDRAG .....          | 14   |
| 4.5 DETEKTERING AV LÅST SLØYFE .....         | 15   |
| 4.6 STABILITETSANALYSE .....                 | 15   |
| 5 STRØMREGULATORER .....                     | 18   |
| 6 AKTIV DEMPING .....                        | 20   |
| 7 STYRING AV AKTIV STRØM .....               | 21   |
| 8 STYRING AV REAKTIV STRØM .....             | 22   |
| VEDLEGG1: TEKNISKE DETALJER .....            | 23   |
| STATUSKODER .....                            | 23   |
| PARAMETERLISTE .....                         | 25   |
| GLOBALE VARIABLE .....                       | 30   |
| KONFIGURERINGSVERKTØY: .....                 | 32   |
| CAN MELDINGSFORMAT: .....                    | 33   |
| PINNETILORDNING .....                        | 34   |

## 1 SAMMENDRAG



Figur 1: Oversikt over signalflyten i systemet (forenklet)

### 1.1 HOVDELEMENTENE

Programsystemet består av to hoveddeler. Et C-program, som kjøres på en mikrokontroller, tar seg av det meste av signalbehandling og administrasjon. De mest tidskritiske delene, de som arbeider rett på AC-størrelser, er lagt som kretser ei portmatrise (FPGA) istedet. Her ligger fasestrømregulatorer og pulsbreddemodulator, Park-transformasjonene for strømreferanser og spenningsmålinger, samt en krets for aktiv demping av oscillasjoner på LC-filtret på utgangen. Kildekoden for kretsene i portmatrisa er skrevet i VHDL.

Ei faselåst sløyfe brukes til å generere en stabil vinkel og frekvensreferanse for systemet. Fasedetektoren er basert på de D- og Q-transformerte spenningsmålingene. Koblet til denne er en krets som måler frekvensavvik. Den mater regulatoren med et tilleggsignal som sørger for å trekke frekvensen i rett retning når den faselåste sløyfa ikke er i inngrep.

DC-link spenninga styres av en regulator som styrer aktiv strømreferanse. Alternativt kan en velge å la en nettfrekvensregulator styre aktiv strømreferanse.

Reaktiv strømreferanse kan enten settes direkte eller styres av en nettspenningsregulator.

## 1.2 ELEKTRONIKKEN

Styreelektronikken er bygd opp rundt to hovedkomponenter, en mikrokontroller, og en portmatrise. De er plassert på hvert sitt kort, og er koblet sammen via prosessorbussen. Transistordrivere med tilhørende vernefunksjoner og forrigling er plassert på en separat kraftenhet, sammen med krafttransistorene og DC-link kondensatorene.

Prosessoren er en 16 bits mikrokontroller, en Infineon C167CR, som arbeider med en klokkefrekvens på 20 MHz. Den kjører det programsystemet som er beskrevet her.

Portmatrisa er av typen Xilinx Virtex XCV300. Den konfigureres via en egen Flash-eprom, og inneholder i dette tilfellet de mest tidskritiske delene av signalbehandlingssystemet. Signalene der er lagt ut som registre som kan leses eller skrives via prosessorbussen. Dette er mer detaljert beskrevet i rapporten ”Strømregulatorsystem i FPGA, versjon 1.0. Beskrivelse”

Både prosessorkortet og portmatrisekortet har AD- innganger. Prosessorkortet bruker den 10 bits AD-omformeren som er innebygd i prosessoren, mens portmatrisekortet har en separat hurtig 12 bits 4 kanals AD-omformer.

De to kortene inneholder diverse støttefunksjoner, som RAM, Flash-Eprom og Eeprom. Hovedforsyninga til kortene er 5V DC. Interne forsyningsnivåer, som 3,3V til IO på portmatrisa, samt 2,5V til kjerna på portmatrisa genereres internt på kortet, fra 5V forsyninga.

Både prosessorkortet og portmatrisekortet er utstyrt med DA-omformere, som kan brukes til å studere signaler i systemet med oscilloskop. De styres ved hjelp av pekervariable, der en angir adressene til de variablene en ønsker se på.

De viktigste signalene som ønskes målt er fasestrømmer, linjespenninger og DC- link spenning, til sammen 7 signaler. Fasestrømmer og linjespenninger er tidskritiske størrelser, så disse tas inn via AD-omformerne på portmatrisekortet. Den kan håndtere bare fire signaler samtidig, så her gjøres det et par grep for å greie seg med færre kanaler. Kun to linjespenninger måles. Disse målingene er trekantkoblet, så den tredje linjespenninga kan beregnes ut fra de to første. Fasespenninger kan videre beregnes ut fra et fiktivt nullpunkt satt til middelverdien av spenningene. Hvis en forutsetter at det ikke eksisterer noen annen kobling mellom nettet og DC-siden, kan en si at all strømmen som går gjennom to av fasene vil returnere gjennom den tredje. Dermed greier en seg med bare to strømmålere. Dette går bra så lenge det ikke finnes noen andre returveier for strømmen. Parallellkobling av flere omformere går dermed ikke uten at hver omformer har en egen trafo. Det forutsettes også at DC-systemet er flytende, og at det ikke kjøres med jordfeil. DC-link spenningsmåling leses inn via en AD-omformer kanal på prosessoren.

Strømmene måles med LEM transfoshunter med omsetningsforhold 1:1000, mens spenningene måles med LEM spenningstranfoshunter, med 600V merkespenning. Transfoshuntene skal ha pluss 15V og minus 15V matespenning. Systemet beskyttes mot svikt i disse matespenningene av overvåkningskretser på portmatrisekortet.